

整理番号	2023-J-098	報告者氏名	廣芝 伸哉
------	------------	-------	-------

研究課題名

溶液プロセスによる有機メモリスタの作製とその評価

<代表研究者> 機関名：大阪工業大学 職名：准教授 氏名：廣芝 伸哉

<共同研究者> 機関名： 職名： 氏名：  
 機関名： 職名： 氏名：  
 機関名： 職名： 氏名：  
 機関名： 職名： 氏名：

<研究内容・成果等の要約>

本研究では、溶液法による強誘電性酸化物と溶液可溶有機半導体を用いた金属 - 酸化物 - 半導体 (MOS) 構造をもちいた強誘電メモリ電界効果トランジスタ (FeFET) の作製について、真空プロセスを経由せず作製する新規なプロセス開発に挑むことを目的として研究を進めてきた。ここでは、本研究の中間報告として、現状の進捗状況について報告する。

本研究では溶液塗布熱分解法(CSD 法)、金属有機化合物分解法 (MOD) 法を用いて  $\text{Hf}_{0.5}\text{Zr}_{0.5}\text{O}_2$  (HZO) 絶縁膜の作製を実施してきた。また、比較のために対向ターゲットスパッタ法 (FTS 法) で作製した HZO 絶縁膜を作製し、その違いについて議論を進めてきた。CSD 法によって作成された HZO 薄膜、クラックや析出物などのなく緻密で平坦であることがわかった。FTS 法と比較すると、表面 RMS 粗さ (Rq 値) はやや大きいものの 1 nm 以下という非常に平坦性の高い値が得られた。また XRD 測定によって薄膜構造を解析した結果、CSD 法によって作製した HZO 薄膜からは鋭いピークが  $30.7^\circ$  近傍に観測された。 $30.7^\circ$  近傍のピークは強誘電性を示す ortho 構造 111 の回折位置である。一方で  $28.5^\circ$  付近に mono 構造由来のピークも弱いながらも明確に確認できる。加えて、FeFET 作製へ向けて溶液塗布による高性能な有機半導体材料の成膜を行い、デバイス作製を推進してきた。有機半導体層として TIPS-pentacene 薄膜の結晶構造どのように変化するかを詳細に調べた。その結果 HZO 薄膜上でも、酸化膜付き Si 基板上のサンプルでも同様の高品質な有機薄膜が得られる条件の最適化を行った。

これらの結果について、国際会議発表 (ポスター) 2 件、国内学会 (口頭) 2 件、国内学会 (ポスター) 2 件の成果報告を行い、英文論文 1 報を投稿準備中である。

<研究発表（口頭，ポスター，誌上別）>

[国際学会（招待講演，口頭）]

[1] Nobuya Hiroshiba, Kazuto Koike, "Solution-Processed Organic Thin-films Growth on  $\text{Hf}_{0.5}\text{Zr}_{0.5}\text{O}_2$  Gate Insulators Toward Printed Memory", The 15th International Conference on Flexible and Printed Electronics (ICFPE2025), 2025/9/17-19, Institute of Science Tokyo (Science Tokyo), Kuramae-kaikan, Tokyo), S10-I2 (invited)

[国際学会（ポスター）]

[1] Daiji Kitamura *et al.*, "Solution deposition of TIPS pentacene on HZO gate dielectrics toward organic memory applications", The 11<sup>th</sup> International Conference on Molecular Electronics & Bioelectronics (M&BE11), 2024 Jun.19-21, Matsue, Shimane, Japan, AP1-09.

[2] Nobuya Hiroshiba, *et al.*, "Effect of deposition rate and substrate temperatures on correlated growth in ultrathin dinaphtho[2,3-b:2',3'-f]thieno[3,2-b]thiophene(DNTT) films", The 11<sup>th</sup> International Conference on Molecular Electronics & Bioelectronics(M&BE11), 2024 Jun.19-21, Matsue, Shimane, Japan, AP2-11.

[3] Daiji Kitamura *et al.*, "Electronic properties of TIPS-pentacene thin-films grown on high-k  $\text{Hf}_{0.5}\text{Zr}_{0.5}\text{O}_2$  gate insulator", 19th International Conference on Organized Molecular Films - LB19- (Meiji University, Tokyo) 2025年07月, P22.

[国内学会（招待講演，口頭）]

[1] 廣芝伸哉, 電気学会 C 部門 グリーン社会有機バイオ委員会 研究会「温故知新の有機ドライブプロセス研究会 2025」(産業技術総合研究所つくば事業所 5-1 棟 2 階会議室), 2025/7/29

[国内学会（口頭）]

[1] 河野裕太ほか, 電気学会研究会「次世代デバイス応用へ向けたエコシステム材料の合成・物性評価」, 2023, EFM-23-007.

[2] 北村太慈ほか, 第 85 回 応用物理学会 秋季学術講演会 (2024 朱鷺メッセ), 18a-C32-7

[国内学会（ポスター）]

[1] 北村太慈ほか, 第 71 回 応用物理学会 春季学術講演会 (2024 東京都市大), 23p-P02-4

[2] 河野裕太ほか, 応用物理学会関西支部 2023 年度 第 3 回講演会 (産業技術総合研究所 関西センター) 2024 年 01 月, P-14.

[3] 武本 凌河ほか, 2025 年第 72 回 応用物理学会 春季学術講演会 (東京理科大学 野田キャンパス) 2024 年 03 月

[4] 北村 太慈ほか, 2025 年第 72 回 応用物理学会 春季学術講演会 (東京理科大学 野田キャンパス) 2024 年 03 月

[5] 菊池 聖人ほか, 応用物理学会関西支部 2025 年度 第 1 回講演会 (産業技術総合研究所 関西センター) 2025 年 06 月

[6] 高瀬 寛士ほか, 第 86 回 応用物理学会 秋季学術講演会 (名城大学 天白キャンパス) 2025 年 09 月

<研究の目的, 経過, 結果, 考察 (5000 字程度, 中間報告は 2000 字程度) >

### [目的]

本研究の目的は, 溶液法による強誘電性酸化物と溶液可溶有機半導体を用いた金属 - 酸化物 - 半導体 (MOS) 構造をもちいた強誘電メモリ電界効果トランジスタ (FeFET, 図 1) の作製に挑むことである. 次世代の不揮発性メモリとして期待される FeFET の実現において, ゲート絶縁膜の薄膜化と低電圧駆動の両立は不可欠である.

酸化ハフニウム系材料, 特に  $\text{Hf}_{0.5}\text{Zr}_{0.5}\text{O}_2$  (HZO) は 10 nm 程度の極薄膜においても優れた強誘電性

(orthorhombic 相) を示すことから, 極微細デバイスへの適用が進められている. HZO を強誘電体をゲート絶縁膜に用いた FeFET を実現できれば, 演算機能 (FET) と記憶機能 (メモリ) とを一素子で実現することが可能となり多数の FET とメモリを集積した中央演算処理装置 (CPU) やマイクロプロセッサ (MPU) の小型化, 高集積化につながる.

多くの企業や研究者が大規模な真空装置や高価なプロセスをもちいて, 挑んでいるがいまだ実用化した例はない. そこで本研究では, 溶液法による FeFET の 溶液作製プロセスの開発 に挑む. 本研究の目的を実現できれば, 将来のトリリオンセンサ時代のセンサ活用や, エッジ処理を目指すフレキシブルエレクトロニクス分野にとって革新的な作製プロセスを提供することにつながる.

### [経過]

本研究では, HZO 薄膜の作製手法として, 真空装置を必要とせず低コストかつ組成制御が容易な「非真空プロセス」である溶液法に着目した. 溶液法には主に, 金属塩を原料とする 溶液塗布熱分解法 (CSD 法) と, 金属有機化合物を用いる 金属有機化合物分解法 (MOD 法) がある. 現在主流の成膜法である原子層堆積 (ALD) 法やスパッタ法などの気相成長法と比較して, 大面積化や成膜条件の柔軟な変更が可能である. 一方で, 膜の均一性や不純物の制御, 表面平坦性の確保がデバイス応用に向けた課題となっている.

本研究では溶液塗布熱分解法 (CSD 法), 金属有機化合物分解法 (MOD) 法を用いて  $\text{Hf}_{0.5}\text{Zr}_{0.5}\text{O}_2$  (HZO) 絶縁膜の作製を実施してきた. また, 比較のために対向ターゲットスパッタ法 (FTS 法) で作製した HZO 絶縁膜を作製し, その違いについて議論を進めてきた. 特に CSD 法と FTS 法の違いによる HZO 絶縁膜の違いおよび, HZO 薄膜上と  $\text{SiO}_2$  薄膜上への TIPS-pentacene の成膜条件と構造に与える影響を詳細に調べた. 溶液塗布熱分解法によって作製した HZO 薄膜によって強誘電相を示す ortho 構造の緻密で平坦な絶縁膜を形成できることを確認した. また, スピンコートによる TIPS-pentacene 薄膜成膜を行った. FET の試作を行い, 電気特性の評価を行った.

### [結果と考察]

図 2 に CSD 法によって作製した HZO 薄膜の AFM 観察結果を示す.

図からも明らかのように, 10  $\mu\text{m}$  角という比較的広い領域の測定結果においてもグレイン構造などは観測されず表面形状は平坦であった. また, 表面 RMS 粗さ ( $R_q$  値) 1 nm 以下という非常に平坦性

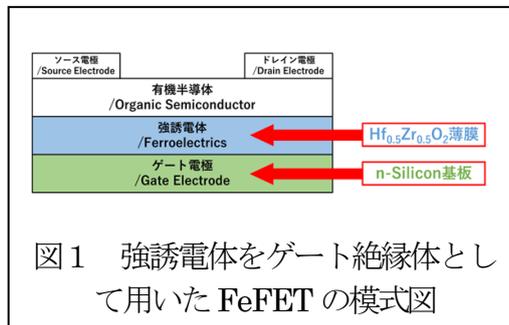


図 1 強誘電体をゲート絶縁体として用いた FeFET の模式図

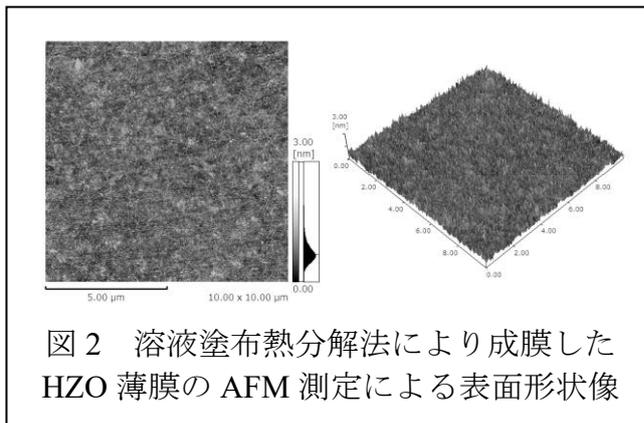


図 2 溶液塗布熱分解法により成膜した HZO 薄膜の AFM 測定による表面形状像

の高い値が得られた。この結果からも溶液塗布熱分解法によって、クラックや析出物などのない緻密で平坦な HZO 薄膜が得られることがわかった。

次に, out-of-plane による GI-XRD の結果を図 3 に示す。図中に HZO の結晶構造による各結晶相の回折位置を示した。30.7° 近傍は強誘電性を示す ortho 構造 111 の回折位置である。ただし, 30.7° 近傍には tetragonal(tetra)構造の 101 に由来する回折位置があり, ほぼ重なることから分離は困難である。また 28.5° 近傍に monoclinic (mono) 構造 111 に由来する回折位置である。通常は, 30.7° 近傍の強誘電性 ortho 構造を同定に用いる。図 3 から明らかなように, 溶液塗布熱分解法によって作製した HZO 薄膜からは鋭いピークが 30.7° 近傍に観測された。一方で 28.5° 付近に mono 構造由来のピークも弱いながらも明確に確認できる。これらのことから, 今回得られた HZO 薄膜の主たる結晶構造は ortho/tetra 構造であり, mono 構造との混晶膜であることがわかった。

図 4 は HZO/Si および SiO<sub>2</sub>/Si 基板上的 TIPS-ペンタセン薄膜の 70°C および 150°C 熱処理後の 2D-GIXD 像である。図 4(a) と (c) に示すように, HZO/Si と SiO<sub>2</sub>/Si の 70°C 熱処理後の各サンプルでは, ブロードな円弧パターンが観察された。一方, 結晶化による明確な回折スポットは観察されなかった。

この結果は, スピンコートにより形成された TIPS-Pentacene 膜は比較的 c 軸配向が弱く, 結晶性が低いことを示している。70°C でのアニールは, 溶媒除去には有効であるが, 高い結晶化効果は得られず, デバイス応用には不十分であることが示唆された。

HZO 上と SiO<sub>2</sub> 上の 2D-GIXD パターンに大きな違いは見られなかった。図 4(b) および (d) に示すように, HZO/Si および SiO<sub>2</sub>/Si の 150°C 熱処理試料では, それぞれ明確な回折スポットが観察された。得られた 2D-GIXD パターンは, 以前の論文で報告されたものと一致しており, 高結晶薄膜の特徴である。この結果は, TIPS-Pentacene 薄膜が 150°C の熱処理により c 軸配向し, 高い結晶性を持つことも示している。この結果は, TIPS-Pentacene 薄膜が 150°C の熱処理により c 軸配向し, 高い結晶性を持つことも示している。また, HZO 試料の 2D-GIXD パターンでは, 図 4(d) に示すように, 回折スポットが鋭く強く, 高次の回折スポットが観察され, SiO<sub>2</sub> よりも結晶性の高い薄膜が形成されていることがわかる。AFM の結果 (Fig.2 (e)) から,

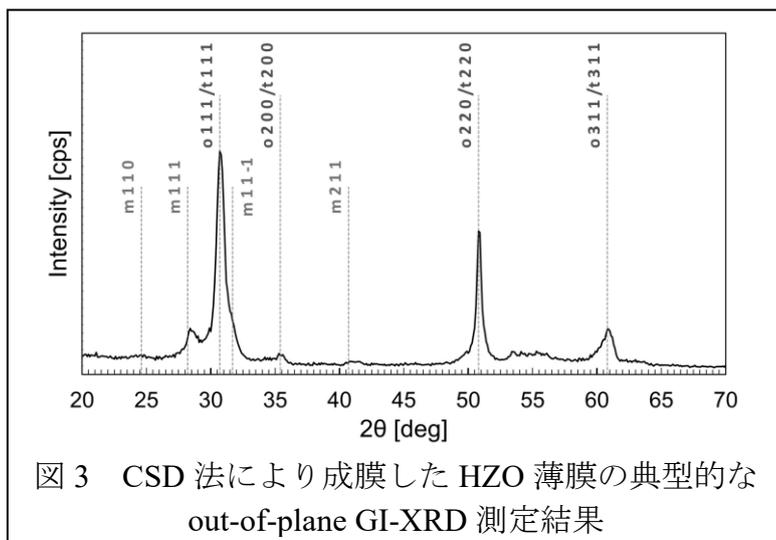


図 3 CSD 法により成膜した HZO 薄膜の典型的な out-of-plane GI-XRD 測定結果

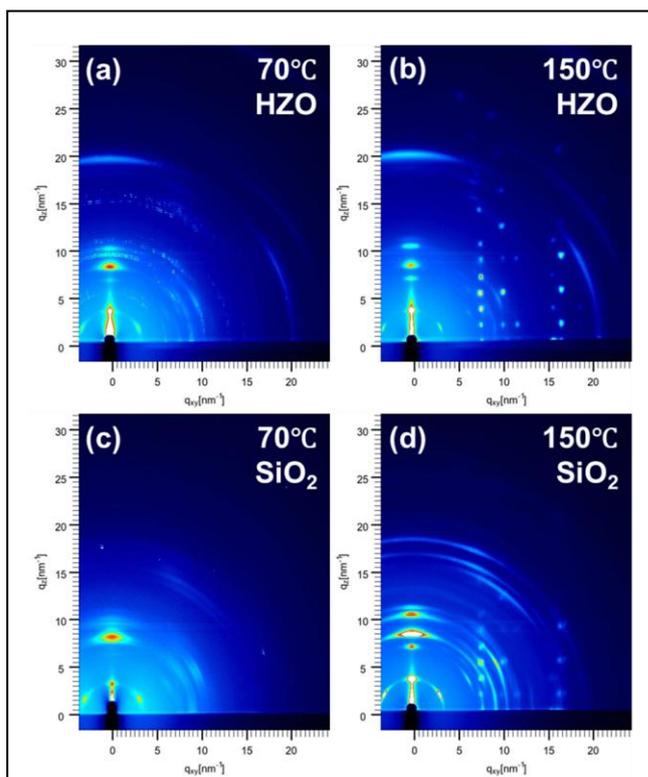


図 4. (a) HZO 上 70°C アニール後, (b) HZO 上 150°C アニール後, (c) SiO<sub>2</sub> 上 70°C アニール後, (d) SiO<sub>2</sub> 上 150°C アニール後の TIPS-ペンタセン薄膜の 2 次元 GIXD 回折パターン像

AFM の結果 (Fig.2 (e)) から,

HZO 表面と TIPS-pentacene の相互作用が SiO<sub>2</sub> 表面と TIPS-pentacene の相互作用よりも小さいため、TIPS-pentacene の分子間相互作用により高い結晶性が得られたと考えられる。この結果は、デバイス応用に有利と考えられるため、極めて重要である。SiO<sub>2</sub> 上と比較して結晶粒径が小さいため、薄膜の表面被覆率が小さいことを解決するためには、プロセスの改善が必要である。

図 5 に作製したボトムゲート・トップコンタクト (BGTC) 型 FET の電気特性評価の結果を示す。

図 5 (a) は、最も性能の高かった SiO<sub>2</sub> 上にて作成した 110°C アニール条件での TIPS-Pentacene FET の結果である。閾値電圧 ( $V_{th}$ ) は約 -27 V と負側に大きくシフトし、移動度 ( $\mu_{FE}$ ) は  $1.5 \times 10^{-4} \text{ cm}^2/\text{Vs}$  程度と既報値より低い値にとどまった。

図 5 (a) は、HZO 絶縁膜上にて作成した TIPS-Pentacene FET の結果である。HZO 絶縁膜上の動作いずれの熱処理温度においても明確な FET 動作は確認されなかった。ドレイン電流に対してゲート電流が大きく、ゲートリーク電流が支配的となる結果が得られた。

これらの結果、絶縁性の不足とゲートリーク電流が FET の動作不良の主たる要因となった。これは、対向ターゲットスパッタ (FTS) 法で作製した膜厚 13 nm の HZO 薄膜においても、FET 動作を阻害するほど大きなゲートリーク電流が観測された。

安定した動作には、成膜条件の最適化や熱処理プロセスの精査による絶縁性の向上が不可欠である。

金属有機化合物分解法 (MOD 法) で作製した HZO 薄膜は、二乗平均平方根粗さが CSD 法や FTS 法に比べて非常に粗い表面となり、デバイス化にとって不利な結果であった。重ね塗りによる平坦化も現時点では達成されておらず、表面形態の改善が必要である。

一方で、本研究の主たる目的である溶液プロセスから少し離れるので詳細はここでは説明しないが、半導体層として高移動度材料であるグラフェンを用いた場合、低電圧での FET 駆動を確認した。強誘電メモリ動作領域では、やはりリーク電流が問題となり、いまだメモリ特性は確認できていないが、今後の希望が持てる結果も得られている。

今後、HZO の酸素雰囲気化でのアニールや、基板下部電極として TiN を用いることで絶縁性の向上を図ることが、重要である。また、TIPS-Pentacene 以外の溶液プロセスで作成可能な高移動度を示す、有機半導体材料の成膜条件の探索と、デバイス化を目指して進めていく予定である。

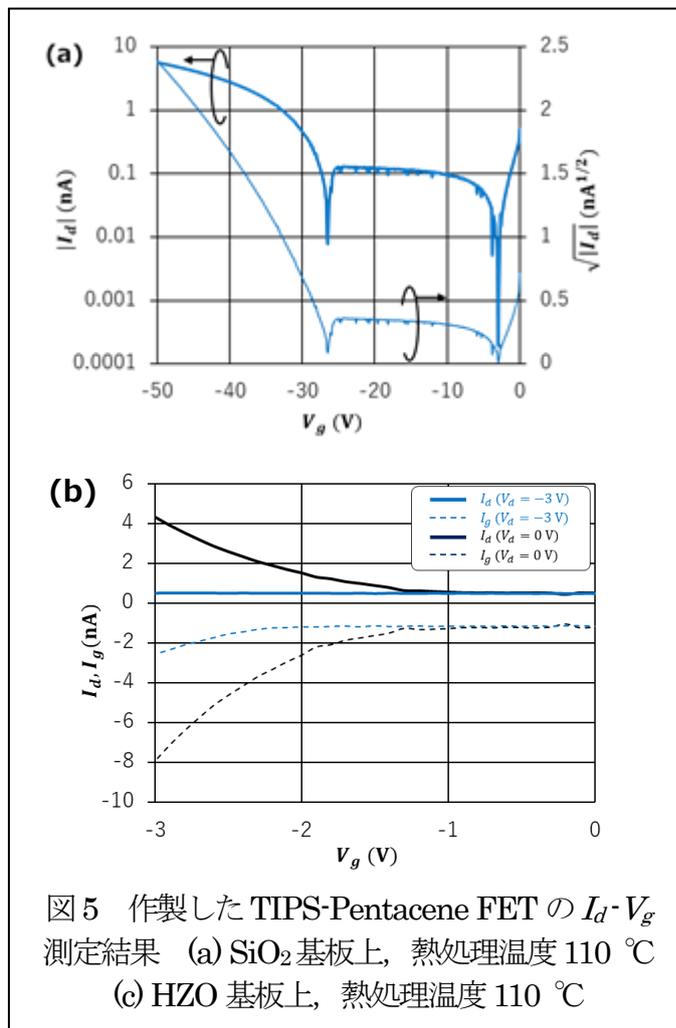


図 5 作製した TIPS-Pentacene FET の  $I_d$ - $V_g$  測定結果 (a) SiO<sub>2</sub> 基板上, 熱処理温度 110 °C (c) HZO 基板上, 熱処理温度 110 °C